

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Takeshi Suzuki et al.                      Art Unit : Unknown  
Serial No. :    Examiner : Unknown  
Filed : March 29, 2004  
Title : HYBRID INTEGRATED CIRCUIT DEVICE

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

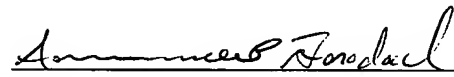
Applicants hereby confirm their claim of priority under 35 USC §119 from the Japanese  
Application No. 2003-166486 filed June 11, 2003.

A certified copy of the application from which priority is claimed is submitted herewith.

Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,

Date: 3/29/04

  
\_\_\_\_\_  
Samuel Borodach  
Reg. No. 38,388

Fish & Richardson P.C.  
45 Rockefeller Plaza, Suite 2800  
New York, New York 10111  
Telephone: (212) 765-5070  
Facsimile: (212) 258-2291

30183617.doc

CERTIFICATE OF MAILING BY EXPRESS MAIL

Express Mail Label No. ET931345876US

March 29, 2004  
Date of Deposit

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application: 2003年 6月11日

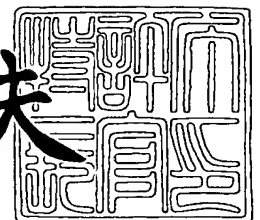
出願番号  
Application Number: 特願2003-166486  
[ST. 10/C]: [JP 2003-166486]

出願人  
Applicant(s): 三洋電機株式会社

2004年 2月18日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫





【書類名】 特許願

【整理番号】 KDA1030011

【提出日】 平成15年 6月11日

【あて先】 特許庁長官殿

【国際特許分類】 H05K 1/00

【発明者】

【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会  
社内

【氏名】 鈴木 丈史

【発明者】

【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会  
社内

【氏名】 大角 一成

【発明者】

【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会  
社内

【氏名】 市橋 純一

【発明者】

【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会  
社内

【氏名】 飯村 敏之

【発明者】

【住所又は居所】 群馬県邑楽郡大泉町坂田一丁目 1 番 1 号 三洋エルエス  
アイデザイン・システムソフト株式会社内

【氏名】 露木 真一

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代表者】 桑野 幸徳

**【代理人】****【識別番号】** 100111383**【弁理士】****【氏名又は名称】** 芝野 正雅**【連絡先】** 0 3 - 3 8 3 7 - 7 7 5 1 知的財産ユニット 東京事務所**【手数料の表示】****【予納台帳番号】** 013033**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1**【物件名】** 図面 1**【物件名】** 要約書 1**【包括委任状番号】** 9904451**【プルーフの要否】** 要

【書類名】 明細書

【発明の名称】 混成集積回路装置

【特許請求の範囲】

【請求項 1】 表面に絶縁層が設けられた金属基板と、  
前記絶縁層の表面に形成された導電パターンと、  
前記導電パターン上に固着された半導体素子と、  
前記金属基板の周辺部で前記導電パターンに固着された外部接続手段と、  
前記半導体素子の近傍で、前記導電パターンと前記金属基板とを電氣的に接続する接続部とを具備することを特徴とする混成集積回路装置。

【請求項 2】 前記金属基板と電氣的に接続する前記導電パターンは、接地電位と接続されることを特徴とする請求項 1 記載の混成集積回路装置。

【請求項 3】 前記接続部では、前記絶縁層を部分的に除去して露出した前記金属基板の表面と前記導電パターンとを、金属細線を介して電氣的に接続することを特徴とする請求項 1 記載の混成集積回路装置。

【請求項 4】 前記導電パターンおよび前記半導体素子により、D 級増幅回路が構成されることを特徴とする請求項 1 記載の混成集積回路装置。

【請求項 5】 前記接続部の近傍で、接地電位と接続された前記導電パターンと電源と接続された導電パターンとを短絡させるコンデンサを有することを特徴とする請求項 1 記載の混成集積回路装置。

【請求項 6】 表面に絶縁層が設けられた金属基板と、  
前記絶縁層の表面に形成された導電パターンと、  
前記導電パターン上に固着されブリッジ回路を構成する半導体素子と、  
前記金属基板の周辺部で前記導電パターンに固着された外部接続手段と、  
前記半導体素子の近傍の前記金属基板と、接地電位と接続された導電パターンとを電氣的に接続する接続部を具備することを特徴とする混成集積回路装置。

【請求項 7】 前記接続部では、前記絶縁層を部分的に除去して露出した前記金属基板の表面と前記導電パターンとを、金属細線を介して電氣的に接続することを特徴とする請求項 6 記載の混成集積回路装置。

【請求項 8】 前記接続部の近傍で、接地電位と接続された導電パターンと

電源と接続された導電パターンとを短絡させるコンデンサを有することを特徴とする請求項 6 記載の混成集積回路装置。

【請求項 9】 複数個の前記ブリッジ回路が構成され、各々の前記ブリッジ回路に前記接続部が設けられることを特徴とする請求項 6 記載の混成集積回路装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は混成集積回路装置に関し、特に、高い周波数で動作する半導体素子を有する混成集積回路装置に関するものである。

【0002】

【従来の技術】

図 6 を参照して、従来の混成集積回路装置 100 の構成を説明する。図 6 (A) は従来の混成集積回路装置 100 の平面図であり、図 6 (B) はその断面図である。

【0003】

図 6 (A) を参照して、アルミニウム等の金属から成る金属基板 101 の表面には、絶縁層 107 を介して導電パターン 102 が形成されており、導電パターン 102 の所定の箇所に回路素子 105 が実装されることにより所望の混成集積回路が実現されている。ここで、回路素子 105 としては、IC、チップ抵抗、チップコンデンサ、パワートランジスタ等が採用され、フェイスアップで実装されるトランジスタは金属細線 103 を介して導電パターン 102 と電氣的に接続されている。導電パターン 102 から成るパッド 102A は、金属基板 101 の 1 側辺に複数個が形成され、この箇所には、半田等のロウ材を介してリード 104 が固着される（例えば、特許文献 1 を参照）。この様な構成を有する混成集積回路装置 100 の応用分野の 1 つとして、例えば、オーディオ用のアンプモジュールがある。

【0004】

更に、金属基板 101 と導電パターン 102 との間に寄生容量が発生するのを

防止するために、接地電位と接続されたリード 1 0 4 A は、導電パターン 1 0 2 及び接続部 1 0 8 を介して金属基板 1 0 1 と電氣的に接続されていた。また、上記のような構成を有する混成集積回路 1 0 0 は、ケース材や封止樹脂により封止されていた。

#### 【0 0 0 5】

##### 【特許文献 1】

特開 2 0 0 0 - 1 2 9 8 7 号公報（第 4 頁、第 1 図）

#### 【0 0 0 6】

##### 【発明が解決しようとする課題】

しかしながら、上述したような混成集積回路装置は以下に示すような問題を有していた。

#### 【0 0 0 7】

即ち、高速に動作する D 級増幅回路を金属基板 1 0 1 の表面に形成した場合、導電パターン 1 0 2 と金属基板 1 0 1 との間に発生する容量により、金属基板 1 0 1 の電位が変化してしまう。この電位の変化が、他の導電パターン 1 0 2 を通過する電気信号に悪影響を与えて、結果的に、オーディオの出力にノイズが発生してしまう問題があった。

#### 【0 0 0 8】

更に、金属基板 1 0 1 と接続されたリード 1 0 4 A には、インダクタンス成分が発生してしまい、このことが、装置全体の動作を不安定にしていた。また、この問題を回避するために、金属基板 1 0 1 を電氣的に独立させると、不要副射を抑えることができない問題が発生する。

#### 【0 0 0 9】

本発明は、上記した問題を鑑みて成されたものである。従って、本発明の主な目的は、高速で動作する回路をより安定させた混成集積回路装置を提供することにある。

#### 【0 0 1 0】

##### 【課題を解決するための手段】

本発明の混成集積回路装置は、表面に絶縁層が設けられた金属基板と、前記絶

縁層の表面に形成された導電パターンと、前記導電パターン上に固着された半導体素子と、前記金属基板の周辺部で前記導電パターンに固着された外部接続手段と、前記半導体素子の近傍で、前記導電パターンと前記金属基板とを電氣的に接続する接続部とを具備することを特徴とする。

#### 【0 0 1 1】

更に、本発明の混成集積回路装置は、表面に絶縁層が設けられた金属基板と、前記絶縁層の表面に形成された導電パターンと、前記導電パターン上に固着されブリッジ回路を構成する半導体素子と、前記金属基板の周辺部で前記導電パターンに固着された外部接続手段と、前記半導体素子の近傍の前記金属基板と、接地電位と接続された導電パターンとを電氣的に接続する接続部を具備することを特徴とする。

#### 【0 0 1 2】

#### 【発明の実施の形態】

図 1 を参照して、混成集積回路装置 1 0 の構成を説明する。図 1 (A) は混成集積回路装置 1 0 の平面図であり、図 1 (B) は図 1 (A) の断面図である。

#### 【0 0 1 3】

本発明の混成集積回路装置 1 0 は、表面に絶縁層 1 7 が設けられた金属基板 1 1 と、絶縁層 1 7 の表面に形成された導電パターン 1 2 と、導電パターン 1 2 上に固着された半導体素子 1 5 A と、金属基板 1 1 の周辺部で導電パターン 1 2 に固着された外部接続手段としてのリード 1 4 と、半導体素子 1 5 A の近傍で、導電パターン 1 2 と金属基板 1 1 とを電氣的に接続する接続部 2 0 とを具備する構成と成っている。このような構成要素を以下にて説明する。

#### 【0 0 1 4】

回路基板 1 1 の材料としては、アルミや銅等の金属が採用される。また、回路基板 1 1 の材料として合金を採用しても良い。ここでは、アルミからなる回路基板 1 1 を採用し、例えばその両面はアルマイト処理されている。絶縁層 1 7 は、回路基板 1 1 の表面に形成されており、導電パターン 1 2 と回路基板 1 1 とを絶縁させる働きを有する。また、回路素子 1 5 から発せられる熱を積極的に回路基板 1 1 に伝達させるために、絶縁層 1 7 にはアルミナが高充填されている場合も



ある。ここで、絶縁等を目的としてアルミ基板の表面に形成される  $Al_2O_3$  等の酸化物は必ずしも必要では無い。従って、回路基板の表面は他の絶縁処理が施されても良い。

#### 【0015】

導電パターン 12 は、絶縁層 17 の表面に設けられており、銅等の金属から形成されている。導電パターン 12 の所定の箇所には回路素子 15 が固着され、回路基板 11 の 1 側辺には、導電パターン 12 から成るパッド 12A が複数個配置されている。導電パターン 12 の所定の箇所に回路素子 15 が固着されることで所定の電気回路が、回路基板 11 上に形成されている。例えば、複数個のブリッジ回路が、金属基板 11 の表面に形成されても良い。また、導電パターン 12 は、電気的接続箇所を除いて、樹脂被膜で覆われても良い。

#### 【0016】

回路素子 15 は、導電パターン 12 の所定の箇所に、半田等のろう材を介して実装される。回路素子 15 としては、受動素子、能動素子または回路装置等を一般的に採用することができる。また、パワー系の素子を実装する場合は、導電パターン上に固着されたヒートシンク上にその素子が実装されても良い。フェイスアップで実装されるトランジスタおよび IC は、金属細線 13 を介して導電パターン 12 と電気的に接続されている。また、樹脂パッケージされた IC が回路素子 15 として導電パターン 12 に固着されても良い。

#### 【0017】

リード 14 は、半田等のろう材を介して導電パターン 12 より成るパッド 12A に固着されており、外部との電気的入力・出力を行う働きを有する。ここでは、金属基板 11 の一側辺にリード 14 が固着されているが、金属基板 11 の対向する 2 辺にリード 14 を設けても良い。

#### 【0018】

半導体素子 15A は、例えば MOSFET (Metal-Oxide Semiconductor Field Effect Transistor) であり、更に好適には、50V 以上の振幅でスイッチングするパワー MOSFET、あるいは、低振幅で高速に動作する半導体素子を採用することができる。ここで、半導体素子 15A としては、ブリッジ回路を構成

するものを採用することができる。

#### 【0019】

封止樹脂 16 は金属基板 11 の表面に形成された導電パターン 12 及び回路素子 15 を被覆している。更にここでは、封止樹脂 16 は、金属基板 11 の裏面を露出させて、金属基板 11 全体を被覆している。このように、金属基板 11 の裏面を露出させることで、回路素子 15 が動作することにより発生する熱を、積極的に放出させることができる。また、金属基板 11 の裏面も被覆して封止樹脂 16 を形成することも可能であり、この場合は、装置全体の耐湿性を向上させることができる。

#### 【0020】

図 1 (B) を参照して、導電パターン 12 と金属基板 11 とを接続する接続部 20 の詳細を説明する。同図に示す導電パターン 12 は、一方が半導体素子 15 A のソース電極に金属細線 13 を介して接続されており、他方がリード 14 を介して接地電位と接続されている。そして、絶縁層 17 を部分的に除去することにより、金属基板 11 の表面は露出して、露出部 11 A を構成している。露出部 11 A と導電パターン 12 とは、金属細線 13 により接続されている。従って、半導体素子 15 A 近傍の金属基板 11 は、金属細線 13、導電パターン 12、リード 14 を介して接地電位に接続している。

#### 【0021】

図 1 (C) を参照して、金属基板 11 と電氣的に接続された導電パターン 12 A は、半導体素子 15 A の近傍でコンデンサ 15 B に電氣的に接続している。ここで、導電パターン 12 A は接地電位と接続され、導電パターン 12 B は出力信号が通過し、導電パターン 12 C は電源と接続されている。コンデンサ 15 B は、比較的大型の容量を有するものであり、導電パターン 12 A および導電パターン 12 C を短絡させるようにロウ材 19 を介して固着されている。そして、導電パターン 12 B は、コンデンサ 15 B の下方を引き回されるように形成されている。また、導電パターン 12 B は、その表面が被覆樹脂 18 により覆われている。従って、コンデンサ 15 B やロウ材 19 との短絡を防止することができる。このように、比較的大型の素子であるコンデンサ 15 B の下方に、導電パターン 1

2 Bが形成されることにより、金属基板 1 1 の配線密度を向上させることができる。

#### 【0022】

本発明の特徴は、高速で動作する半導体素子 1 5 A の近傍で、接地電位と接続された導電パターン 1 2 と金属基板 1 1 とを電氣的に接続し、更に、コンデンサ 1 5 B と接続したことにある。具体的には、半導体素子 1 5 A が高速でスイッチングを行うことにより、半導体素子 1 5 A 近傍の金属基板 1 1 の電位は変化する。そこで、本発明では、半導体素子 1 5 A 近傍の金属基板 1 1 を接続部 2 0 を介してコンデンサ 1 5 B と接続することにより、その電位をコンデンサ 1 5 B で吸収している。従って、半導体素子 1 5 A 近傍の金属基板 1 1 の著しい電位の変化を抑制することができる。また、複数の半導体素子 1 5 A が設けられた場合は、その個数に応じて接続部 2 0 の数を調整しても良い。

#### 【0023】

図 2 を参照して、具現化された混成集積回路 1 0 の平面的な構成を説明する。金属基板 1 1 の表面には、複数のチャンネルが構成され、個々のチャンネルがハーフブリッジ回路を構成している。同図では、第 1 のチャンネル C H 1 および第 2 のチャンネル C H 2 からなる 2 つのブリッジ回路を示している。しかし任意の複数のハーフブリッジから成るチャンネルを金属基板 1 1 の表面に構成することができる。

#### 【0024】

第 1 のチャンネル C H 1 は、入力信号に応じて動作する半導体素子 1 5 A を有し、この半導体素子 1 5 A としては、パワー系のスイッチング素子や、高周波のスイッチング素子等を採用することができる。半導体素子 1 5 A は導電パターン 1 2 に接続され、ここでは、3 つの導電パターン 1 2 が、電源  $V_{cc}$ 、設置電位 GND、および、出力電位 O U T に接続される。接続部 2 0 は、半導体素子 1 5 A の近傍にて、GND と接続された導電パターン 1 2 と金属基板 1 1 とを電氣的に接続している。コンデンサ 1 5 B は、 $V_{cc}$  と接続された導電パターン 1 2 と、GND と接続された導電パターン 1 2 とを短絡させるように、固着されている。ここでは、2 つのコンデンサ 1 5 B が固着されているが、この個数は任意に変

更することができる。

#### 【0025】

第2のチャンネルCH2は、上述した第1のチャンネルCH1に近接され、第1のチャンネルCH1と同様の構成を有する。

#### 【0026】

図3を参照して、混成集積回路10に構成される回路を説明する。混成集積回路10には、ここでは、第1のチャンネルCH1、第2のチャンネルCH2、第3のチャンネルCH3および第4のチャンネルから成る4つのチャンネルが構成され、個々がハーフブリッジ回路を構成している。

#### 【0027】

第1のチャンネルCH1の詳細を説明すると、TR1およびTR2はブリッジ回路を構成するスイッチング素子であり、例えばパワー系のMOSFETを採用することができる。TR1およびTR2のゲート電極は、第1のIC1と接続され、IC1からの電気信号に応じて、TR1およびTR2はスイッチングを行う。TR1のドレイン電極D1は、第1の電源Vcc1と接続されている。また、TR1のソース電極であるS1は、TR2のドレイン電極D2と接続され、両者の中間部から第1の出力OUT1が引き出されている。TR2のソース電極S2は、第1の接地電位GND1と接続され、TR1およびTR2の近傍で金属基板11の第1の接続箇所SUB1と接続されている。即ち、図1(B)に示す接続部20の様な構造で接続箇所SUB1は形成される。

#### 【0028】

カップリングコンデンサである第1のコンデンサC1は、第1の接地電位GND1と第1の電源Vccとを短絡させるように設けられている。更に、第1のコンデンサC1は、第1の接続箇所SUB1の近傍に2つが並列して設けられている。従って、TR1やTR2が高速で動作することによりその近傍の金属基板11の電位が上昇しても、直ちにその電位は第1のコンデンサC1に流れ込む。従って、電気回路の他の箇所に、この電位が悪影響を及ぼすのを抑止することができる。

#### 【0029】

第2のチャンネルCH2は、上記した第1のチャンネルCH1と同様の構成を有し、OUT2より出力信号が出力される。そして、第1のチャンネルCH1と第2のチャンネルCH2とで、Hブリッジ回路が構成されている。即ち、パルス信号である第1の出力OUT1および第2の出力OUT2は、第1のローパスフィルターLF1に接続され、デジタル信号がアナログ信号に変換される。そして、アナログ信号により、負荷である第1のスピーカーS1は動作する。ローパスフィルターLF1により変換される前の信号は図4（A）に示す様なパルス信号であり、ローパスフィルターLF1により変換された後の信号は図4（B）に示す様なアナログ信号である。即ち、本発明では、D級の増幅を行うPWM（Pulse Width Modulation）を行っている。

#### 【0030】

第3のチャンネルCH3および第4のチャンネルCH4は、各々が上述した第1のチャンネルCH1と同様のハーフブリッジを構成し、両者でHブリッジが構成されている。即ち、パルス信号である第3の出力OUT3および第4の出力OUT4は、第2のローパスフィルターLF2により、アナログ信号に変換される。そして、このアナログ信号により第2のスピーカーS2が動作する。

#### 【0031】

図5を参照して、本発明の混成集積回路の構成による具体的な効果を説明する。図5（A）は本発明の混成集積回路10の出力波形を示し、図5（B）は従来型の混成集積回路10の出力波形を示している。両図で、横軸は時間軸を示し、縦軸は出力の電圧の高さを示している。

#### 【0032】

図5（A）を参照して、第1の出力は、例えば図3に示す第1のチャンネルCH1の出力である。そして、第2の出力は第1のチャンネルCH1に隣接された第2のチャンネルCH2の出力波形である。同図から明らかなように、第1の出力が平滑な際に、第2の出力を変化させても、その変化は第1の出力に殆ど影響を及ぼさない。

#### 【0033】

図5（B）を参照して、第1の出力が平滑な際に第2の出力を変化すると、第1

の出力の電圧地が変化する。これは、第1の出力の変化により金属基板11の電位が変化してしまい、その影響を第1の出力が受けたためである。従って、混成集積回路10にオーディオのアンプ機能を内蔵させた場合では、出力であるオーディオ信号にノイズが発生してしまう。

#### 【0034】

尚、上記した本実施の形態は、本発明の要旨を逸脱しない範囲で種々の変更が可能である。例えば、以下のような変更を行うことが可能である。

#### 【0035】

上記の説明では、混成集積回路10はオーディオ用のアンプモジュールを構成していたが、他の用途の電気回路を構成することも可能である。例えば、インバータ回路、DC/DCコンバータ回路等を構成することができる。

#### 【0036】

上記実施の形態では、半導体素子の近傍にて、接地電位と接続された導電パターンと金属基板とを接続したが、これとは別途に、接続箇所を設けて、金属基板を接地電位と接続しても良い。このことにより、金属基板のシールド効果を更に向上させることができる。

#### 【0037】

##### 【発明の効果】

本発明では、以下に示すような効果を奏することができる。

#### 【0038】

高速で動作する半導体素子の近傍に於いて、接地電位と接続された導電パターンと金属基板を接続している。従って、半導体素子の動作によりその近傍の金属基板の電位が変化した場合でも、その電位を導電パターンを介して外部に逃がすことができるので、電気回路の誤動作およびノイズの発生を抑止することができる。

#### 【0039】

更に、高速で動作する半導体素子の近傍に於いて、デカップリングコンデンサを金属基板に固着して、金属基板の電位をこのコンデンサに吸収させている。従って、電気回路の誤動作およびノイズの発生を、更に、抑止することができる。

**【図面の簡単な説明】****【図 1】**

本発明の混成集積回路装置の断面図（A）、断面図（B）、断面図（C）である。

**【図 2】**

本発明の混成集積回路装置の平面図である。

**【図 3】**

本発明の混成集積回路装置の回路図である。

**【図 4】**

本発明の混成集積回路装置の特性図である。

**【図 5】**

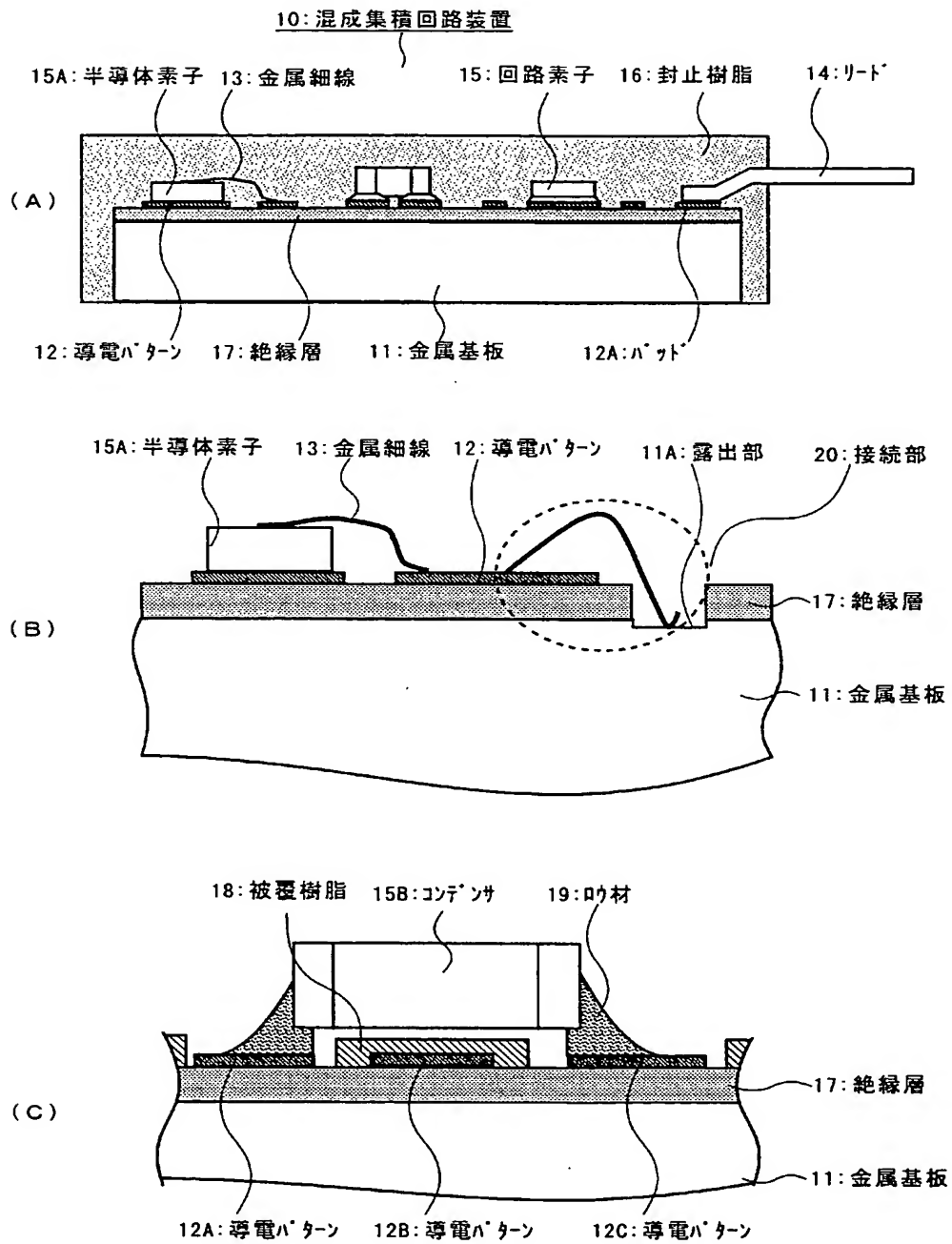
本発明の混成集積回路装置の特性図である。

**【図 6】**

従来の混成集積回路装置を説明する平面図（A）、断面図（B）である。

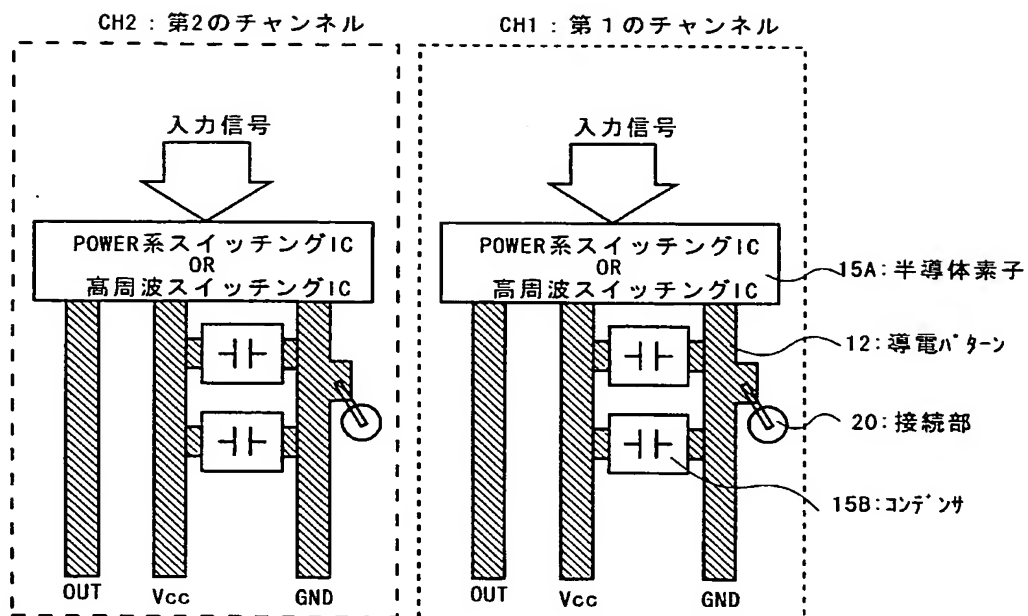
【書類名】 図面

【図 1】

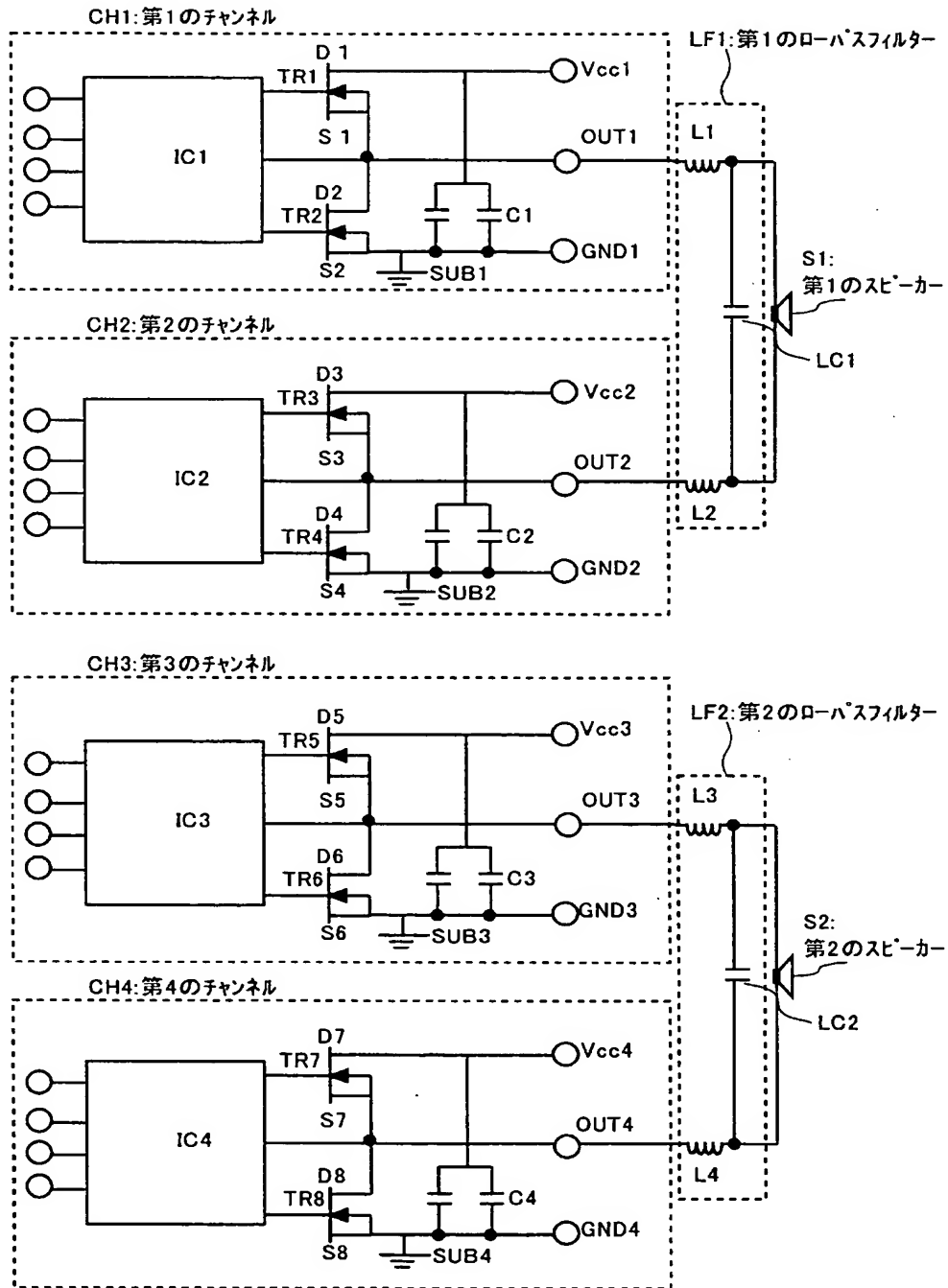




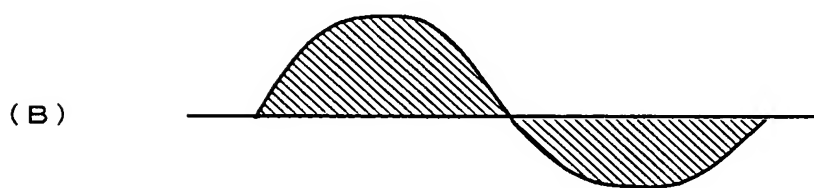
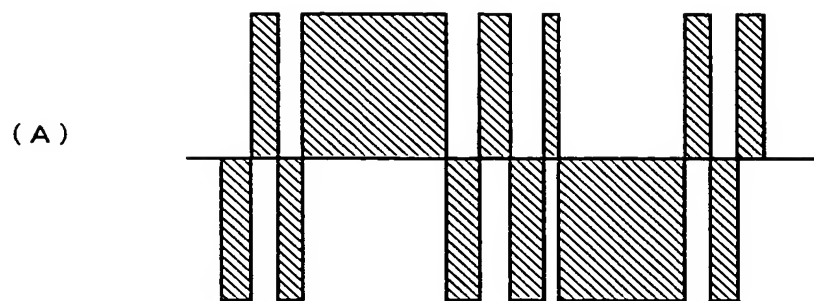
【図 2】



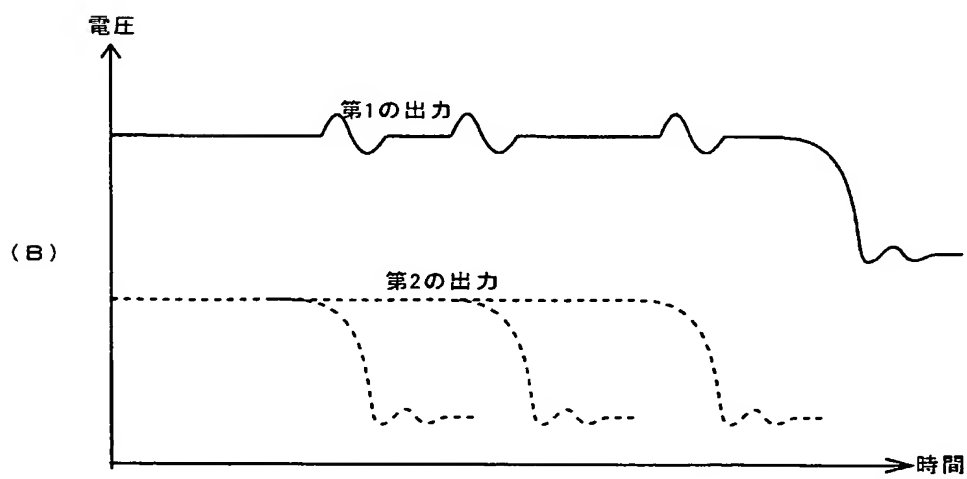
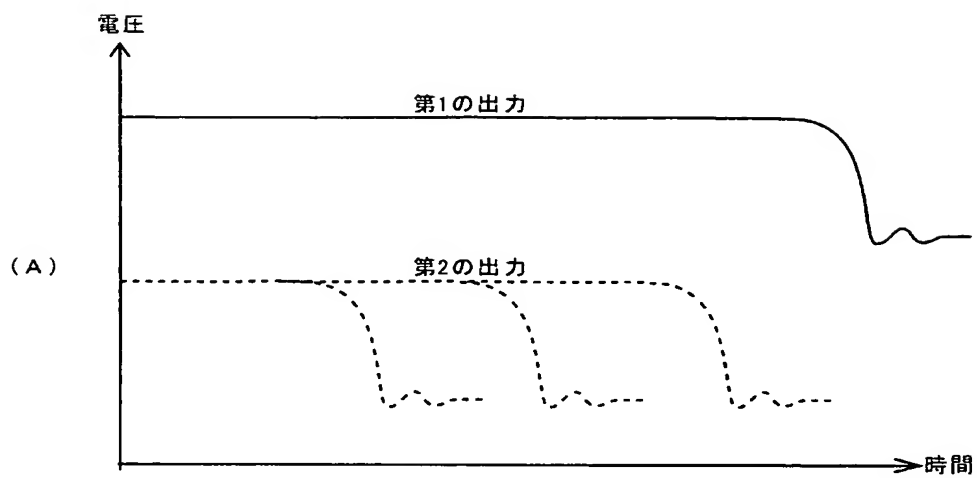
【図 3】



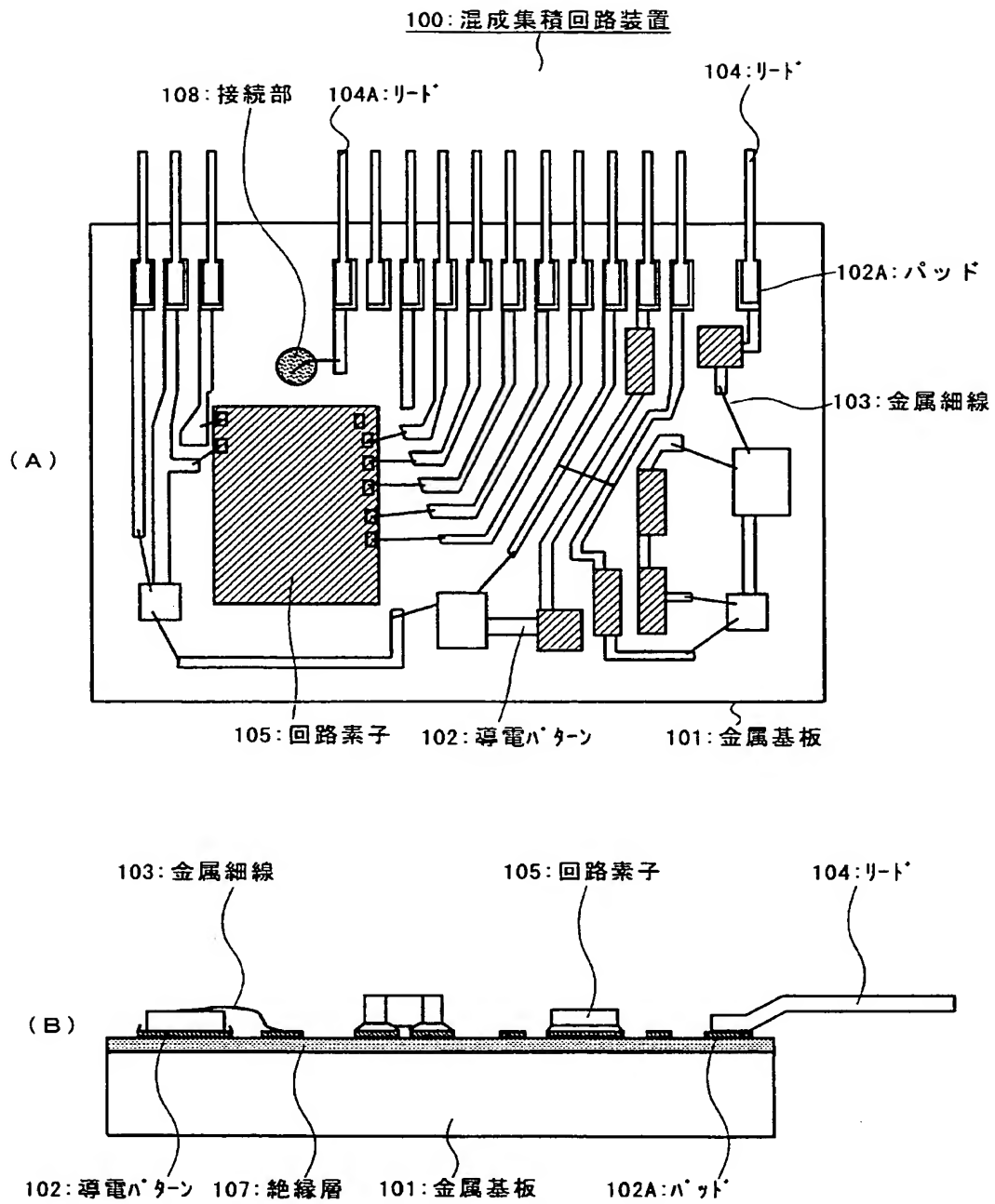
【図 4】



【図 5】



【図 6】



【書類名】 要約書

【要約】

【課題】 高速で動作する回路をより安定させた混成集積回路装置を提供する。

【解決手段】 本発明の混成集積回路装置 10 は、表面に絶縁層 17 が設けられた金属基板 11 と、絶縁層 17 の表面に形成された導電パターン 12 と、導電パターン 12 上に固着された半導体素子 15 A と、金属基板 11 の周辺部で導電パターン 12 に固着された外部接続手段としてのリード 14 と、半導体素子 15 A の近傍で、半導体素子 15 A と電氣的に接続された導電パターン 12 と金属基板とを電氣的に接続する接続部 20 とを具備する構成と成っている。

【選択図】 図 1

特願 2 0 0 3 - 1 6 6 4 8 6

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 1 8 8 9 ]

1. 変更年月日 1 9 9 3 年 1 0 月 2 0 日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通 2 丁目 5 番 5 号

氏 名 三洋電機株式会社